

Universidade Federal de São Carlos - UFSCar

|  |  |
| --- | --- |
| Joao Vitor Azevedo Marciano | 743554 |

Lorhan Sohaky de Oliveira Duda Kondo 740951

**Experimento 02 - Implementação de um meio-somador e uso de um display de 7 segmentos como dispositivo de saída**

São Carlos - SP

2017

Universidade Federal de São Carlos - UFSCar

|  |  |
| --- | --- |
| Joao Vitor Azevedo Marciano | 743554 |

Lorhan Sohaky de Oliveira Duda Kondo 740951

**Experimento 02 - Implementação de um meio-somador e uso de um display de 7 segmentos como dispositivo de saída**

Orientador: Fredy João Valente

Universidade Federal de São Carlos - UFSCar

Departamento de Computação

Ciência da Computação

Laboratório de Circuitos Digitais

São Carlos - SP

2017

Lista de ilustrações

Lista de tabelas

Lista de quadros

Lista de abreviaturas e siglas

FPGA *Field Programmable Gate Array* - Arranjo de Portas Programáveis em

Campo

Lista de símbolos

Letra grega Gama

* Lambda
* Letra grega minúscula zeta

∈Pertence

Sumário

* [**RESUMO**](#4d34og8) **. . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . 8**
* [**DESCRIÇÃO DA EXECUÇÃO DO EXPERIMENTO**](#2s8eyo1) **. . . . . . . . . 9**

[**2.1ETAPA 1 – Display de 7 segmentos**](#2s8eyo1) .. . . . . . . . . . . . . . . . . . **9**

[**2.2ETAPA 2 – Meio-somador 1 bit**](#2s8eyo1) .. . . . . . . . . . . . . . . . . . . . **9**

[**2.3ETAPA 3 – Meio-somador 4 bits**](#2s8eyo1) .. . . . . . . . . . . . . . . . . . . . **9**

* [**AVALIAÇÃO DOS RESULTADOS DO EXPERIMENTO**](#17dp8vu) **. . . . . . . 10**

[**3.1ETAPA 1 – Display de 7 segmentos**](#17dp8vu) .. . . . . . . . . . . . . . . . . . **10**

[**3.2ETAPA 2 – Meio-somador 1 bit**](#17dp8vu) .. . . . . . . . . . . . . . . . . . . . **10**

[**3.3ETAPA 3 – Meio-somador 4 bits**](#17dp8vu) .. . . . . . . . . . . . . . . . . . . . **10**

* [**ANÁLISE CRÍTICA E DISCUSSÃO**](#3rdcrjn) **. . . . . . . . . . . . . . . . . . 11**

[**4.1ETAPA 1 – Display de 7 segmentos**](#3rdcrjn) .. . . . . . . . . . . . . . . . . . **11**

[**4.2ETAPA 2 – Meio-somador 1 bit**](#3rdcrjn) .. . . . . . . . . . . . . . . . . . . . **11**

[**4.3ETAPA 3 – Meio-somador 4 bits**](#3rdcrjn) .. . . . . . . . . . . . . . . . . . . . **11**

**REFERÊNCIAS . . . . . . . . . . . . . . . . . . . . . . . . . . . . . 12**

|  |  |
| --- | --- |
| [**APÊNDICES**](#lnxbz9) | **13** |
| [**APÊNDICE A – IMAGEM DO CIRCUITO PARA A REPRESEN-**](#35nkun2) |  |
| [**TAÇÃO DE UM NÚMERO DE 4 *BITS* EM UM**](#35nkun2) |  |
| [**DISPLAY DE 7 SEGMENTOS**](#35nkun2) **. . . . . . . . . . .** | **14** |
| [**APÊNDICE B – IMAGEM DO CIRCUITO DO MEIO-SOMADOR**](#44sinio) |  |
| [**DE 4 *BITS***](#44sinio) **. . . . . . . . . . . . . . . . . . . . . .** | **16** |
| [**ANEXOS**](#z337ya) | **18** |

[**ANEXO A – *DATASHEET* DO COMPONENTE 7449**](#3j2qqm3) **. . . . . . . 19**

8

1 Resumo

O experimento tem o objetivo de entender como implementar um meio-somador e 4 bits. Para tal, dividiu-se o experimento em 3 (três) etapas para facilitar o aprendizado.

A primeira etapa é para entender como utilizar um display de 7 (sete) segmentos, como dispositivo de saída do circuito, e como implementar algo similar ao componente TTL 7449.

A segunda etapa serve para entender como implementar um meio-somador de 1 (um) *bit* utilizando somente portas NAND e a saída sendo apresentada em um display de 7 (sete) segmentos.

A terceira etapa tem o objetivo de implementar um meio-somador de 4 (quatro) *bits*, tendo a saída apresentada em dois display de 7 (sete) segmentos.

[1](#4d34og8)

* Para mais detalhes sobre o TTL 7449 acesse o [Apêndice A](#3j2qqm3)



9

2 Descrição da execução do experimento

Para a realização deste experimento, foram utilizados o programa Quartus 13.0 SP 1 e a placa *Field Programmable Gate Array* - Arranjo de Portas Programáveis em Campo (FPGA) Cyclone II - EP2C20F484C7.

2.1 ETAPA 1 – Display de 7 segmentos

Para representar um número de 4 *bits* na placa, utilizou-se 4 *switch*, cada um representando um bit do número. Como um segmento do *display* poderia ser acendido em mais de um número, motou-se uma expressão lógica para cada segmento do *display*.

Para o display 0 montou-se a expressão

*D*0 *.C*0 *.A*0+ *A.C.B* + *A.C.D*0+ *D*0 *.B*

, para o display 1 montou-se a expressão

*D*0 *.C* + *D*0 *.A*0 *.B*0+ *A.B.C*

, para o display 2 montou-se a expressão

*C.D*0+ *A.C*0 *.D*0+ *B*0 *.C*0 *.D*0+ *A.B.C*

, para o display 3 montou-se a expressão

*C*0 *.D*0 *.A* + *C*0 *.D*0 *.B* + *A*0 *.B.D*0+ *A.B.C.D* + *A.B*0 *C.D*0, para o display 4 montou-se a expressão

*A*0 *.C*0 *.D*0+ *A.B.C.D* + *A.B*0 *.C.D*0

, para o display 5 montou-se a expressão

*A*0 *.B*0 *.D*0+ *A*0 *.C.D*0+ *A.B.C* + *A.C.D*0

, para o display 6 montou-se a expressão

*C.D*0+ *B.C*0 *.D*0

.

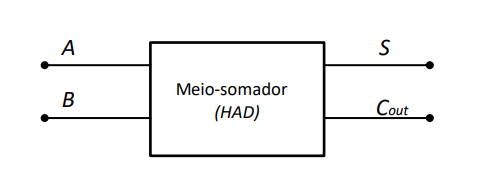
Com tais expressões, montamos o circuito conforme o [Apêndice A](#35nkun2).

2.2 ETAPA 2 – Meio-somador 1 bit

A operação aritmética mais simples é a soma de dois dígitos binários. Um circuito combinacional que implementa a adição de dois bits é chamado de meio-somador (half adder ou HAD). A figura ilustra um esquema de entradas e saída de um meio-somador.

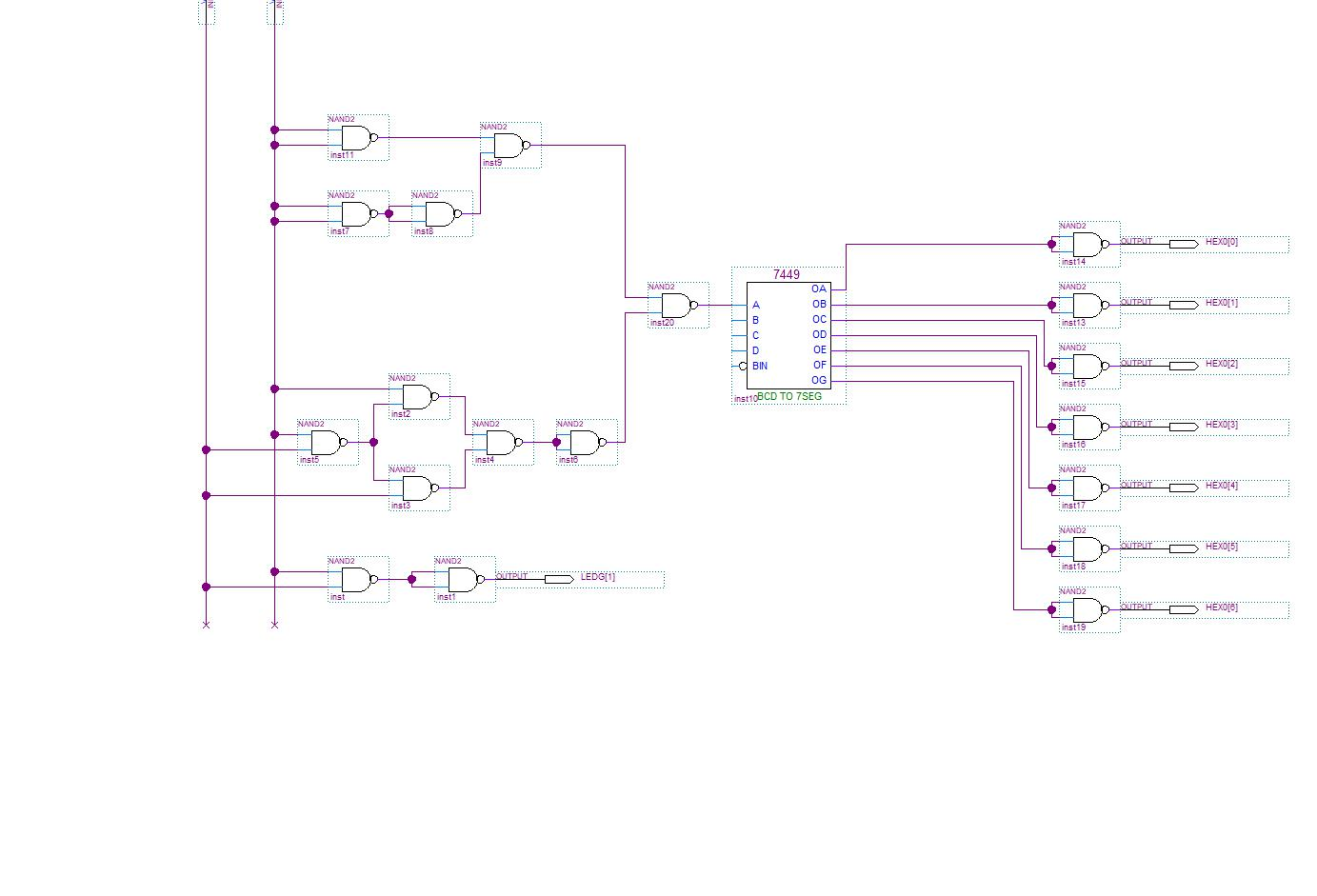
Um meio-somador de 1 bit deve respeitar a seguinte tabela-verdade:

|  |  |  |  |
| --- | --- | --- | --- |
| A | B | S | CarryOut |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |



Representação

O circuito deve guardar o CarryOut ( o “vai um”) da soma, representando sua existência ou ausência através de um LED, ligando-o quando houver o carry, e mantendo-o desligado quando o carry não ocorrer.



Representação esquemática do Circuito

2.3 ETAPA 3 – Meio-somador 4 bits

10

3 Avaliação dos resultados do experimento

3.1 ETAPA 1 – Display de 7 segmentos

3.2 ETAPA 2 – Meio-somador 1 bit

Na etapa 2, o experimento demonstrou os resultados esperados, de acordo com a tabela verdade da soma simples em binário:

|  |  |  |  |
| --- | --- | --- | --- |
| A | B | S | CarryOut |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |

Aqui imagens da simulação, se houver.

Após o deploy na placa no kit DE1, o kit educacional da Altera, o circuito apresentou os resultados esperados, representando o resultado da soma ( saída S) no display de 7 segmentos HEX0 , e indicando a presença de um carry ou não, através do LEDG[1]

Aqui fotos da placa rodando, após o deploy, se houver.

Nota: Este diagrama esquemático, diferente do anterior, já foi feito utilizando exclusivamente portas NAND, não sendo necessária qualquer metodologia de conversão.

O circuito utilizado, o TTL 7449, apenas substitui aqui o circuito criado para a implementação da etapa anterior, respeitando as expressões do item 2.1. É só um circuito já conhecido que cumpre a mesma função que o que foi criado para aquela etapa do experimento.

(Referenciar aqui novamente o 7449 )

3.3 ETAPA 3 – Meio-somador 4 bits

Apresentar os resultados da simulação em software e da utilização do Kit DE1 e/ou protoboard. Utilizar figuras, descrevê-las e discuti-las.

11

4 Análise crítica e discussão

4.1 ETAPA 1 – Display de 7 segmentos

4.2 ETAPA 2 – Meio-somador 1 bit

4.3 ETAPA 3 – Meio-somador 4 bits

Apresentar a visão do grupo sobre o experimento, apresentando pontos fáceis e de dificuldades para a realização do mesmo. Comente se os resultados obtidos representam o comportamento esperado do grupo para o circuito, fazendo relação com o conteúdo teórico.

12

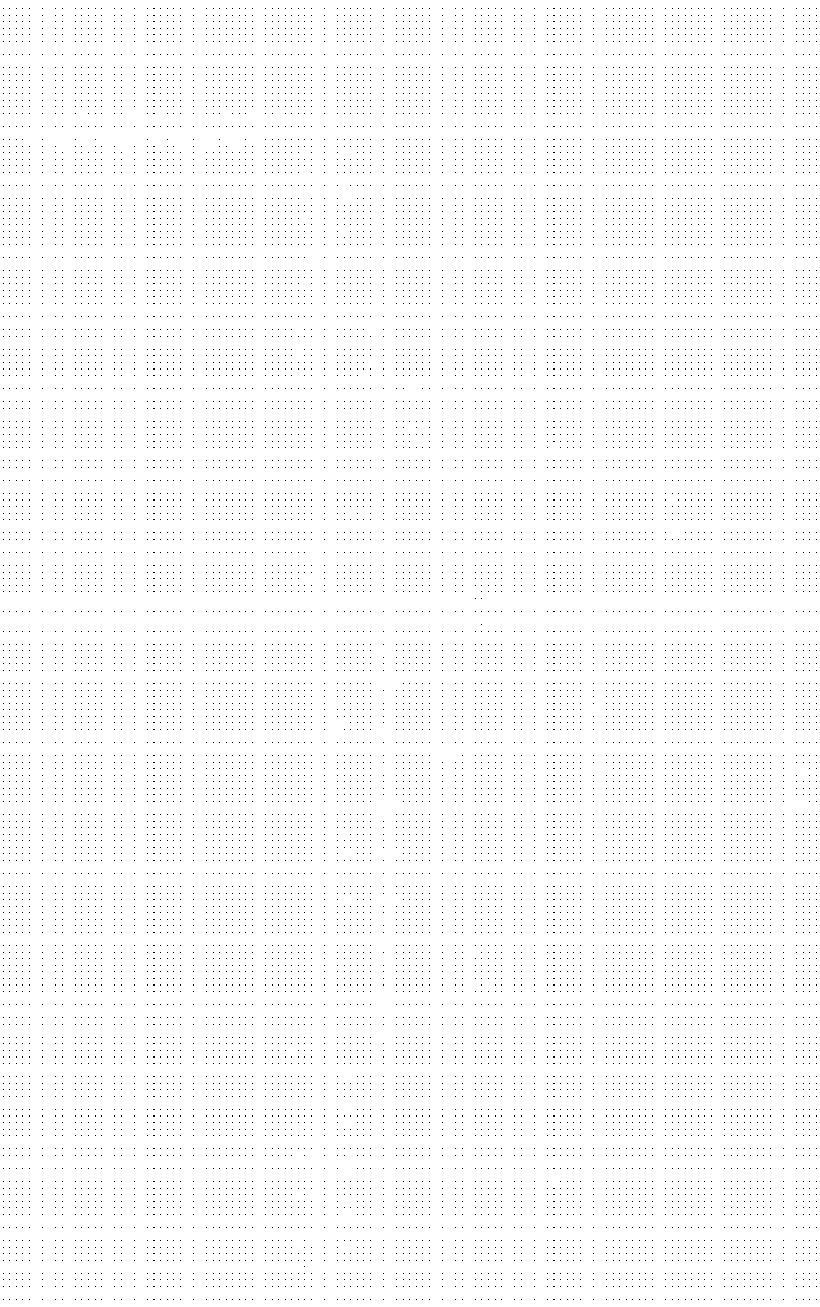
Referências

Apêndices

14

APÊNDICE A – Imagem do circuito para a representação de um número de 4 *bits* em um display de 7 segmentos

**Date: October 15, 2017**



|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **SW[4]** | **SW[3]** | **SW[2]** | **SW[1]** | **SW[8]** | **SW[7]** | **SW[6]** | **SW[5]** |  |  |  |
| **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** |  |  |  |
| **VCC** | **VCC** | **VCC** | **VCC** | **VCC** | **VCC** | **VCC** | **VCC** |  |  |  |
| **PIN\_W12PIN\_V12PIN\_M22PIN\_L21** | | | **PIN\_M1PIN\_M2PIN\_U11INP\_U12** | | | |  |  |  |  |
|  |  |  |  |  |  |  | **NOT** | **AND2** |  |  |
|  |  |  |  |  |  |  | **inst3** |  |  | **OR2** |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  | **inst** |  |  |
|  |  |  |  |  |  |  | **NOT** | **AND2** |  | **inst2** |
|  |  |  |  |  |  |  | **inst4** |  |  |  |
|  |  |  |  |  |  |  |  | **inst1** |  |  |
|  |  |  |  |  |  |  | **AND2** |  |  |  |
|  |  |  |  |  |  |  | **inst5** |  |  |  |
|  |  |  |  |  |  |  | **NOT** | **AND3** |  |  |
|  |  |  |  |  |  |  | **inst6** |  |  |  |
|  |  |  |  |  |  |  | **NOT** | **inst17** |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  | **inst8** | **NOT** |  | **OR4** |
|  |  |  |  |  |  |  |  |  | **AND3** |
|  |  |  |  |  |  |  | **NOT** | **inst9** |  |
|  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  | **inst7** |  | **inst18** |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  | **AND3** | **inst16** |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  | **NOT** |  |  |  |
|  |  |  |  |  |  |  | **inst10** |  | **inst19** |  |
|  |  |  |  |  |  |  |  | **AND3** |  |  |
|  |  |  |  |  |  |  |  |  |  | **OR2** |
|  |  |  |  |  |  |  |  | **inst20** |  |  |
|  |  |  |  |  |  |  |  |  |  | **inst56** |
|  |  |  |  |  |  |  | **AND2** |  |  |  |
|  |  |  |  |  |  |  | **inst22** |  |  |  |

**OR3 AND2**

**inst26 inst23**

**AND2**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  |  | **inst24** |  |  |
|  |  | **NOT** | **AND3** |  |  |
|  |  |  | **OR4** |  |
|  |  |  |  |  |
|  |  | **inst35** | **inst31** |  |  |
|  |  | **NOT** | **NOT** |  |
|  |  |  |  |  |
|  |  | **inst36** |  | **inst37** |  |
|  |  |  |  |  |
|  |  |  | **AND3** | **inst41** | **AND2** |
|  |  |  | **inst32** |  | **inst57** |
|  |  |  | **AND3** |  |  |
|  |  | **NOT** |  |  |  |
|  |  | **inst38** | **inst33** |  |  |
|  |  |  | **AND3** |  |  |
|  |  | **NOT** |  |  |  |
|  |  | **inst39** | **inst40** |  |  |
|  |  |  | **AND2** |  |  |
|  |  |  | **inst42** |  |  |
|  |  |  | **AND2** | **OR3** |  |
|  |  |  |  |  |
|  |  |  | **inst43** | **inst45** |  |
|  |  |  |  |  |
|  |  |  | **AND2** |  |  |
| **inst50** | **NOT** |  | **inst44** |  |  |
|  |  |  |  |
|  |  | **AND3** |  |  |  |
|  |  | **inst46** |  |  |  |
| **NOT** | | **AND3** |  | **OR4** |  |
|  |  |  |  |
|  | **inst51** | **inst47** |  |  |  |
|  |  |  |  |  |
| **NOT** | | **AND3** |  |  |  |
|  |  | **inst55** |  |
|  |  |  |  |  |
|  | **inst52** | **inst48** |  |  |  |
|  |  |  |  |  |
| **NOT** | | **AND3** |  |  |  |
|  |  |  |  |
|  | **inst53** | **inst49** |  |  |  |
| **NOT** | |  |  |  |

**inst54**

**MeioSomadorCompleto.bdf**

**AND2**

**inst29**

**AND2**

**NOT**

**inst28**

**inst30**

**AND2**

**inst73**

**AND2**

**inst74**

**Project: MeioSomadorCompleto**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  | **NOT** | **OUTPUT** | **HEX0[0]** |  |
|  |  |  |  | **PIN\_J2** |
|  |  |  | **OUTPUT** | **HEX0[1]** |
| **7449** |  | **inst34** |  |
|  |  |  |  |
| **OA** | **NOT** |  |  | **PIN\_J1** |
|  |  |  |  |
|  |  | **OUTPUT** | **HEX0[2]** |  |
| **A** | **OB** | **inst59** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_H2** |
| **B** | **OC** |  |  |  |
| **inst60** |  |  |  |
| **C** | **OD** | **OUTPUT** | **HEX0[3]** |  |
| **NOT** |  |  |  |
| **D** | **OE** | **inst61** | **OUTPUT** | **HEX0[4]** | **PIN\_H1** |
| **BIN** | **OF** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_F2** |
|  | **OG** |  |  |  |
|  |  |  |  |  |
| **inst58 BCD TO 7SEG** | | **inst62** | **OUTPUT** | **HEX0[5]** |  |
| **NOT** |  |  | **PIN\_F1** |
|  |  |  |  |  |
|  |  | **inst63** |  |  |  |
|  |  | **NOT** | **OUTPUT** | **HEX0[6]** |  |
|  |  |  |  |
|  |  | **inst64** |  |  | **PIN\_E2** |
|  |  |  |  |  |
|  |  | **NOT** | **OUTPUT** | **HEX1[0]** |  |
|  |  |  |  | **PIN\_E1** |
|  |  |  | **OUTPUT** | **HEX1[1]** |
| **7449** |  | **inst66** |  |
|  |  |  |  |
| **OA** | **NOT** |  |  | **PIN\_H6** |
|  |  |  |  |
|  |  | **OUTPUT** | **HEX1[2]** |  |
| **A** | **OB** | **inst67** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_H5** |
| **B** | **OC** |  |  |  |
| **inst68** |  |  |  |
| **C** | **OD** | **OUTPUT** | **HEX1[3]** |  |
| **NOT** |  |
| **D** | **OE** | **inst69** | **OUTPUT** | **HEX1[4]** | **PIN\_H4** |
| **BIN** | **OF** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_G3** |
|  | **OG** |  |  |
|  |  |  |  |  |
| **inst65 BCD TO 7SEG** | | **inst70** | **OUTPUT** | **HEX1[5]** |  |
| **NOT** |  |  | **PIN\_D2** |
|  |  |  |  |  |
|  |  | **inst71** |  |  |  |
|  |  | **NOT** | **OUTPUT** | **HEX1[6]** |  |
|  |  |  |  |

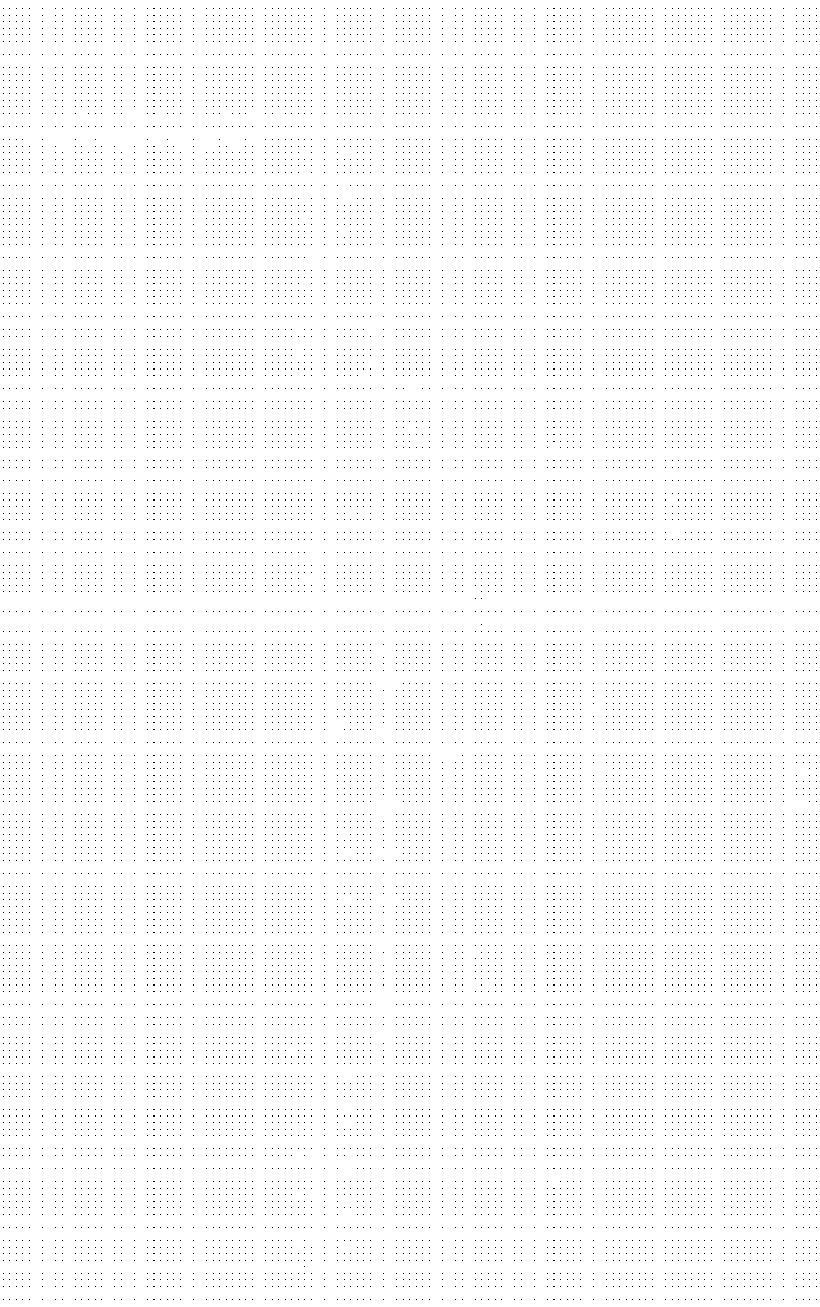
|  |  |
| --- | --- |
| **inst72** | **PIN\_D1** |
|  |

**Page 1 of 1** **Revision: MeioSomadorCompleto**

16

APÊNDICE B – Imagem do circuito do meio-somador de 4 *bits*

**Date: October 15, 2017**



|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **SW[4]** | **SW[3]** | **SW[2]** | **SW[1]** | **SW[8]** | **SW[7]** | **SW[6]** | **SW[5]** |  |  |  |
| **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** | **INPUT** |  |  |  |
| **VCC** | **VCC** | **VCC** | **VCC** | **VCC** | **VCC** | **VCC** | **VCC** |  |  |  |
| **PIN\_W12PIN\_V12PIN\_M22PIN\_L21** | | | **PIN\_M1PIN\_M2PIN\_U11INP\_U12** | | | |  |  |  |  |
|  |  |  |  |  |  |  | **NOT** | **AND2** |  |  |
|  |  |  |  |  |  |  | **inst3** |  |  | **OR2** |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  | **inst** |  |  |
|  |  |  |  |  |  |  | **NOT** | **AND2** |  | **inst2** |
|  |  |  |  |  |  |  | **inst4** |  |  |  |
|  |  |  |  |  |  |  |  | **inst1** |  |  |
|  |  |  |  |  |  |  | **AND2** |  |  |  |
|  |  |  |  |  |  |  | **inst5** |  |  |  |
|  |  |  |  |  |  |  | **NOT** | **AND3** |  |  |
|  |  |  |  |  |  |  | **inst6** |  |  |  |
|  |  |  |  |  |  |  | **NOT** | **inst17** |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  | **inst8** | **NOT** |  | **OR4** |
|  |  |  |  |  |  |  |  |  | **AND3** |
|  |  |  |  |  |  |  | **NOT** | **inst9** |  |
|  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  | **inst7** |  | **inst18** |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  | **AND3** | **inst16** |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  | **NOT** |  |  |  |
|  |  |  |  |  |  |  | **inst10** |  | **inst19** |  |
|  |  |  |  |  |  |  |  | **AND3** |  |  |
|  |  |  |  |  |  |  |  |  |  | **OR2** |
|  |  |  |  |  |  |  |  | **inst20** |  |  |
|  |  |  |  |  |  |  |  |  |  | **inst56** |
|  |  |  |  |  |  |  | **AND2** |  |  |  |
|  |  |  |  |  |  |  | **inst22** |  |  |  |

**OR3 AND2**

**inst26 inst23**

**AND2**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  |  | **inst24** |  |  |
|  |  | **NOT** | **AND3** |  |  |
|  |  |  | **OR4** |  |
|  |  |  |  |  |
|  |  | **inst35** | **inst31** |  |  |
|  |  | **NOT** | **NOT** |  |
|  |  |  |  |  |
|  |  | **inst36** |  | **inst37** |  |
|  |  |  |  |  |
|  |  |  | **AND3** | **inst41** | **AND2** |
|  |  |  | **inst32** |  | **inst57** |
|  |  |  | **AND3** |  |  |
|  |  | **NOT** |  |  |  |
|  |  | **inst38** | **inst33** |  |  |
|  |  |  | **AND3** |  |  |
|  |  | **NOT** |  |  |  |
|  |  | **inst39** | **inst40** |  |  |
|  |  |  | **AND2** |  |  |
|  |  |  | **inst42** |  |  |
|  |  |  | **AND2** | **OR3** |  |
|  |  |  |  |  |
|  |  |  | **inst43** | **inst45** |  |
|  |  |  |  |  |
|  |  |  | **AND2** |  |  |
| **inst50** | **NOT** |  | **inst44** |  |  |
|  |  |  |  |
|  |  | **AND3** |  |  |  |
|  |  | **inst46** |  |  |  |
| **NOT** | | **AND3** |  | **OR4** |  |
|  |  |  |  |
|  | **inst51** | **inst47** |  |  |  |
|  |  |  |  |  |
| **NOT** | | **AND3** |  |  |  |
|  |  | **inst55** |  |
|  |  |  |  |  |
|  | **inst52** | **inst48** |  |  |  |
|  |  |  |  |  |
| **NOT** | | **AND3** |  |  |  |
|  |  |  |  |
|  | **inst53** | **inst49** |  |  |  |
| **NOT** | |  |  |  |

**inst54**

**MeioSomadorCompleto.bdf**

**AND2**

**inst29**

**AND2**

**NOT**

**inst28**

**inst30**

**AND2**

**inst73**

**AND2**

**inst74**

**Project: MeioSomadorCompleto**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  | **NOT** | **OUTPUT** | **HEX0[0]** |  |
|  |  |  |  | **PIN\_J2** |
|  |  |  | **OUTPUT** | **HEX0[1]** |
| **7449** |  | **inst34** |  |
|  |  |  |  |
| **OA** | **NOT** |  |  | **PIN\_J1** |
|  |  |  |  |
|  |  | **OUTPUT** | **HEX0[2]** |  |
| **A** | **OB** | **inst59** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_H2** |
| **B** | **OC** |  |  |  |
| **inst60** |  |  |  |
| **C** | **OD** | **OUTPUT** | **HEX0[3]** |  |
| **NOT** |  |  |  |
| **D** | **OE** | **inst61** | **OUTPUT** | **HEX0[4]** | **PIN\_H1** |
| **BIN** | **OF** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_F2** |
|  | **OG** |  |  |  |
|  |  |  |  |  |
| **inst58 BCD TO 7SEG** | | **inst62** | **OUTPUT** | **HEX0[5]** |  |
| **NOT** |  |  | **PIN\_F1** |
|  |  |  |  |  |
|  |  | **inst63** |  |  |  |
|  |  | **NOT** | **OUTPUT** | **HEX0[6]** |  |
|  |  |  |  |
|  |  | **inst64** |  |  | **PIN\_E2** |
|  |  |  |  |  |
|  |  | **NOT** | **OUTPUT** | **HEX1[0]** |  |
|  |  |  |  | **PIN\_E1** |
|  |  |  | **OUTPUT** | **HEX1[1]** |
| **7449** |  | **inst66** |  |
|  |  |  |  |
| **OA** | **NOT** |  |  | **PIN\_H6** |
|  |  |  |  |
|  |  | **OUTPUT** | **HEX1[2]** |  |
| **A** | **OB** | **inst67** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_H5** |
| **B** | **OC** |  |  |  |
| **inst68** |  |  |  |
| **C** | **OD** | **OUTPUT** | **HEX1[3]** |  |
| **NOT** |  |
| **D** | **OE** | **inst69** | **OUTPUT** | **HEX1[4]** | **PIN\_H4** |
| **BIN** | **OF** |  |
|  |  |  |
| **NOT** |  |  | **PIN\_G3** |
|  | **OG** |  |  |
|  |  |  |  |  |
| **inst65 BCD TO 7SEG** | | **inst70** | **OUTPUT** | **HEX1[5]** |  |
| **NOT** |  |  | **PIN\_D2** |
|  |  |  |  |  |
|  |  | **inst71** |  |  |  |
|  |  | **NOT** | **OUTPUT** | **HEX1[6]** |  |
|  |  |  |  |

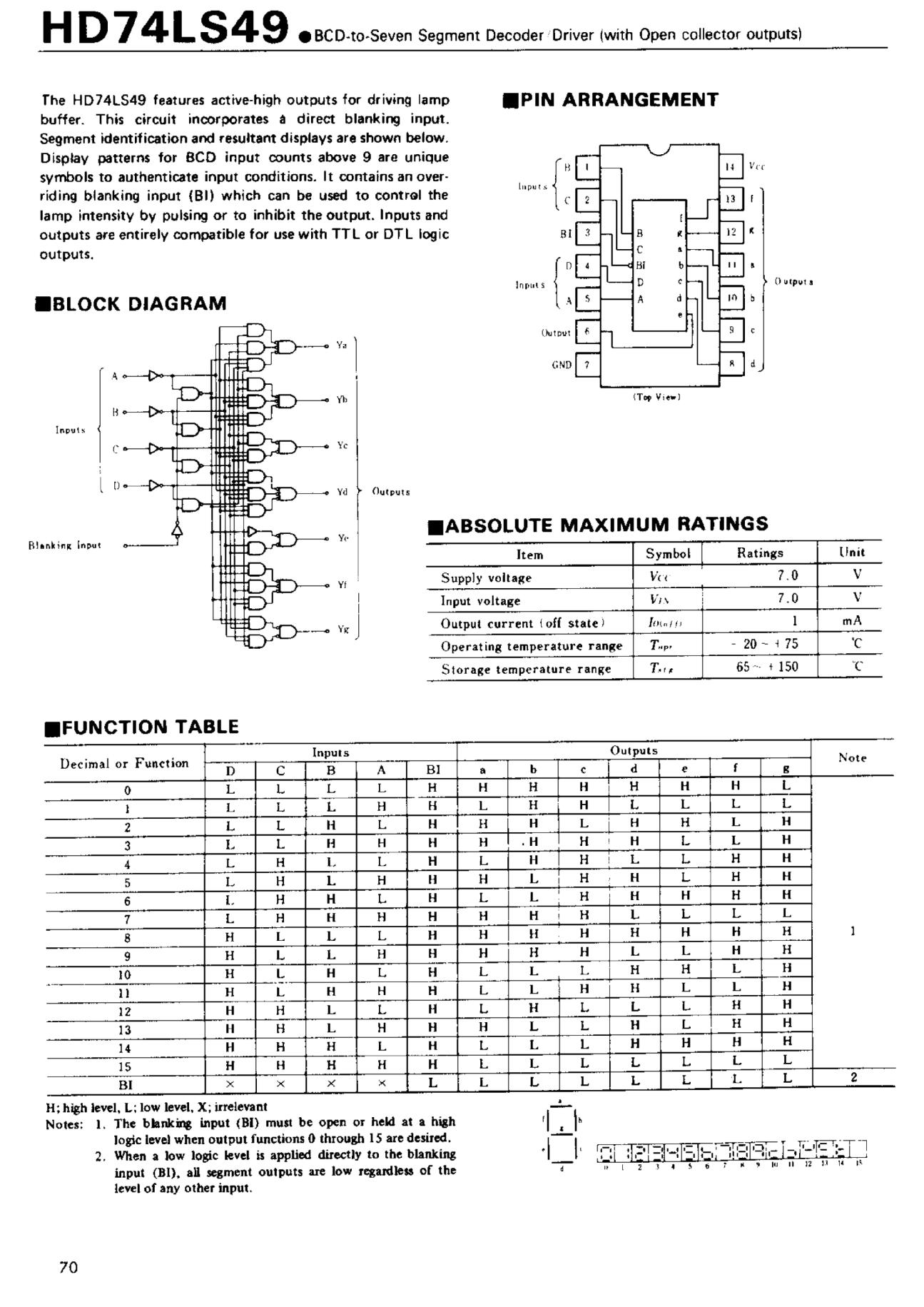
|  |  |
| --- | --- |
| **inst72** | **PIN\_D1** |
|  |

**Page 1 of 1** **Revision: MeioSomadorCompleto**

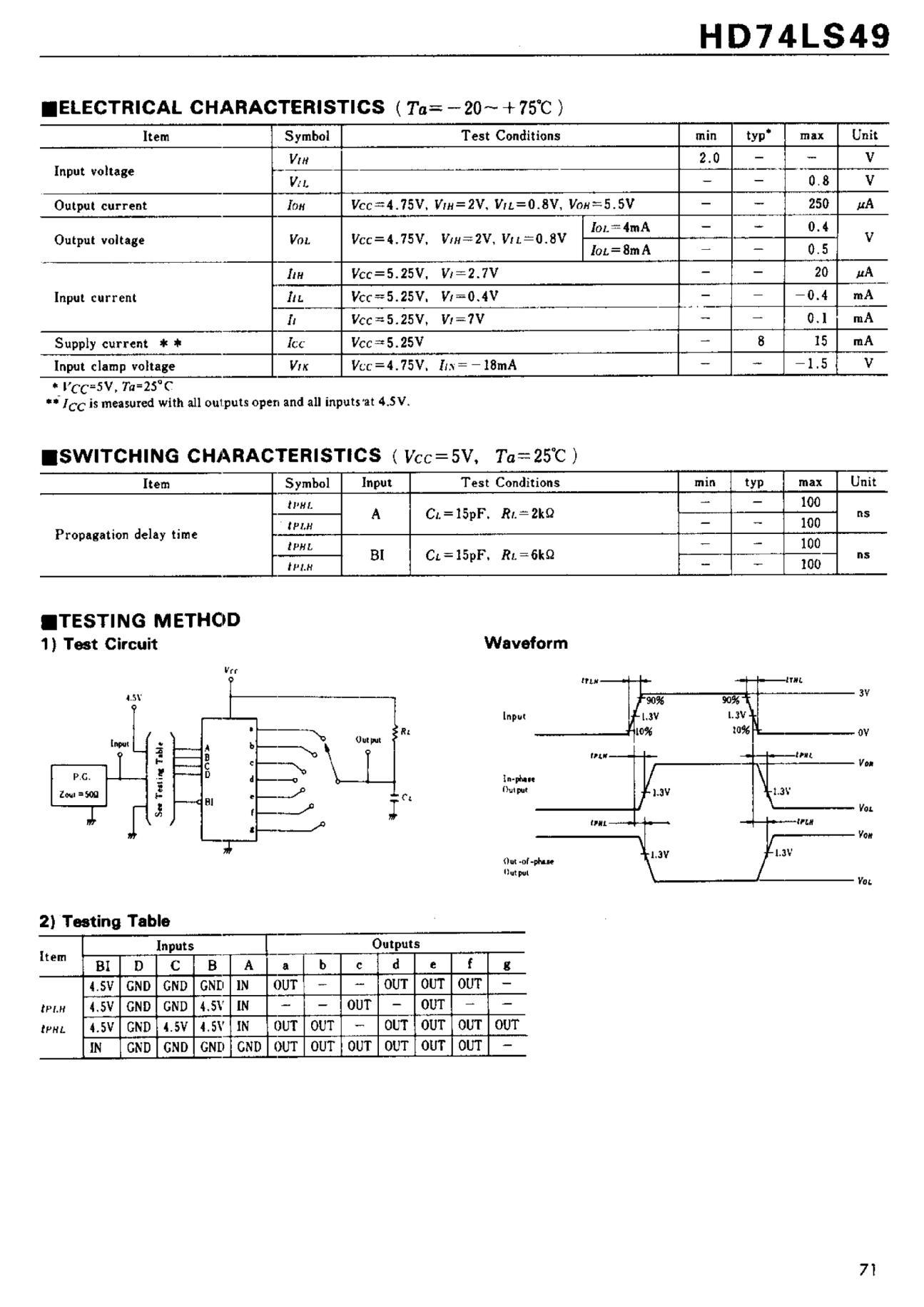
Anexos

19

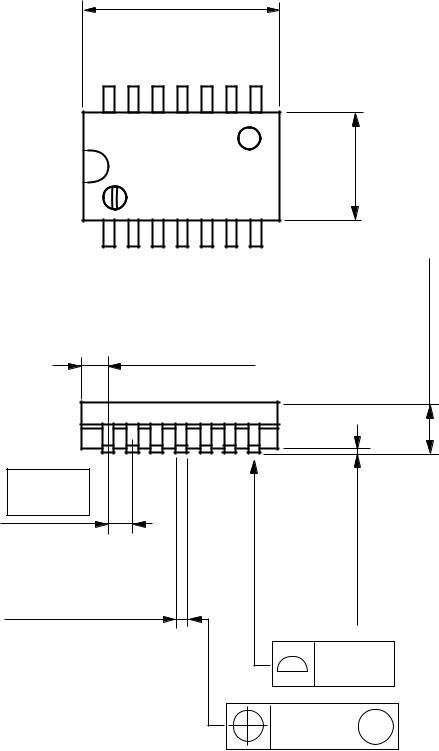
ANEXO A – *Datasheet* do componente 7449



This datasheet has been downloaded from http://www.digchip.com at this page



|  |  |  |
| --- | --- | --- |
| 10.06 |  |  |
| 10.5 Max |  |  |
| 14 | 8 |  |
|  | 5.5 |  |
| 1 | 7 | Max |
|  |  |
| 1.42 Max |  | 2.20 |
|  |  |
| 1.27 | ±0.10 |  |
|  |  |
| \*0.42 ± 0.08 | 0.10 |  |
|  |  |
| 0.40 ± 0.06 | 0.15 | |
|  |
|  | 0.12 | M |

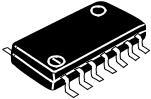
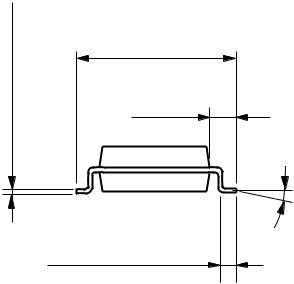


\*Dimension including the plating thickness

Base material dimension



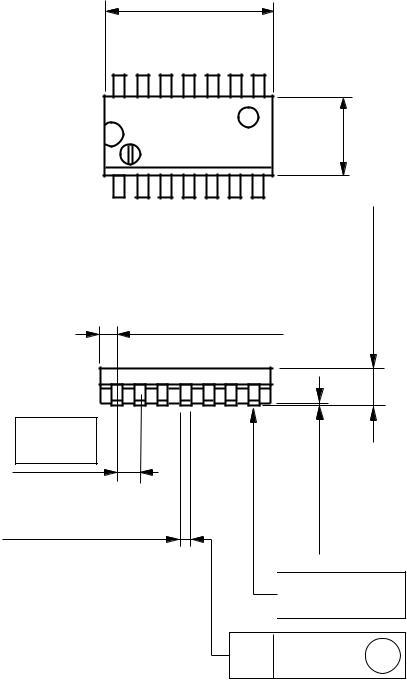
Unit: mm



|  |  |  |
| --- | --- | --- |
| ±0.05 | ±0.04 | 7.80 –+ 0.300.20 |
|  |  |
| \*0.22 | 0.20 | 1.15 |
| 0° – 8° |
|  |  |
|  |  | 0.70 ± 0.20 |

|  |  |
| --- | --- |
| Hitachi Code | FP-14DA |
| JEDEC | — |
| EIAJ | Conforms |
| Weight (reference value) | 0.23 g |

|  |  |  |  |
| --- | --- | --- | --- |
|  | 8.65 |  |  |
|  | 9.05 Max |  |  |
| 14 |  | 8 |  |
| 1 |  |  | 3.95 |
|  | 7 | Max |
|  |  |  |
|  | 0.635 Max | | 1.75 |
|  |  |
| 1.27 |  | +0.11–0.04 |  |
|  | 0.14 |  |
| \*0.40 ± | 0.06 |  |
|  |  |

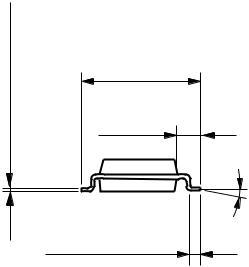


0.15

0.25 M

\*Pd plating

Unit: mm



|  |  |
| --- | --- |
| 050. | 6.10 –+ 0.300.10 |
| ± |  |
| 20\*0. | 1.08 |
|  |
|  | 0° – 8° |
|  | 0.60 –+ 0.200.67 |

|  |  |
| --- | --- |
| Hitachi Code | FP-14DN |
| JEDEC | Conforms |
| EIAJ | Conforms |
| Weight (reference value) | 0.13 g |